

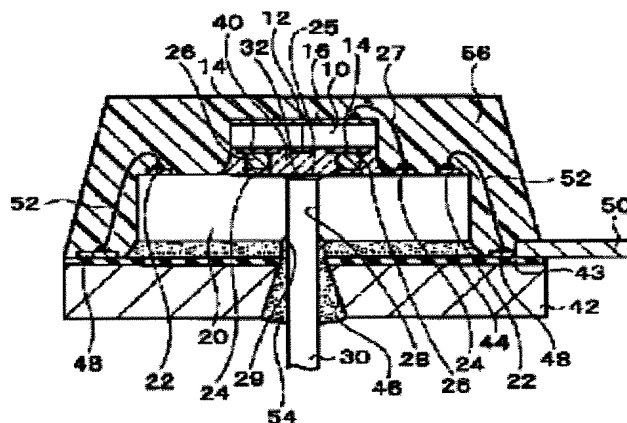
US 6,623,178 B1

OPTICAL MODULE, PRODUCTION THEREOF, SEMICONDUCTOR DEVICE AND LIGHT TRANSMISSION DEVICE**Publication number:** JP2001059923**Publication date:** 2001-03-06**Inventor:** SAKURAI KAZUNORI; UMETSU KAZUNARI; MURATA AKIHIRO**Applicant:** SEIKO EPSON CORP**Classification:****- international:** G02B6/42; H01L31/0232; H01S5/022; G02B6/42; H01L31/0232; H01S5/00; (IPC1-7): G02B6/42; H01L31/0232; H01S5/022**- European:** G02B6/42C; G02B6/42C5P4**Application number:** JP20000116438 20000418**Priority number(s):** JP20000116438 20000418; JP19990169659 19990616**Also published as:**

EP1061392 (A1)

US6623178 (B1)

CN1218203C ((

Report a data error he**Abstract of JP2001059923****PROBLEM TO BE SOLVED:** To dispense with connection with a semiconductor chip.**SOLUTION:** This optical module has an optical fiber 30 and an optical part 12, includes an optical element 10 whose relative position with the optical fiber 30 is fixed and the semiconductor chip 20 which is electrically connected with the optical element 10, and is a package in which the optical element 10 and a semiconductor chip 20 are packaged. A hole 28 is formed on the semiconductor chip 20, the optical element 10 is mounted on the semiconductor 20 while directing the optical part 12 to the hole 28, and the optical fiber 30 is inserted into the hole 28 and is attached to the semiconductor chip 20.

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-59923

(P2001-59923A)

(43) 公開日 平成13年3月6日 (2001.3.6)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
G 0 2 B 6/42		G 0 2 B 6/42	2 H 0 3 7
H 0 1 L 31/0232		H 0 1 S 5/022	5 F 0 7 3
H 0 1 S 5/022		H 0 1 L 31/02	C 5 F 0 8 8

審査請求 未請求 請求項の数28 O L (全 11 頁)

(21) 出願番号 特願2000-116438(P2000-116438)
(22) 出願日 平成12年4月18日 (2000.4.18)
(31) 優先権主張番号 特願平11-169659
(32) 優先日 平成11年6月16日 (1999.6.16)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72) 発明者 桜井 和徳
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(72) 発明者 梅津 一成
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(74) 代理人 100090479
弁理士 井上 一 (外2名)

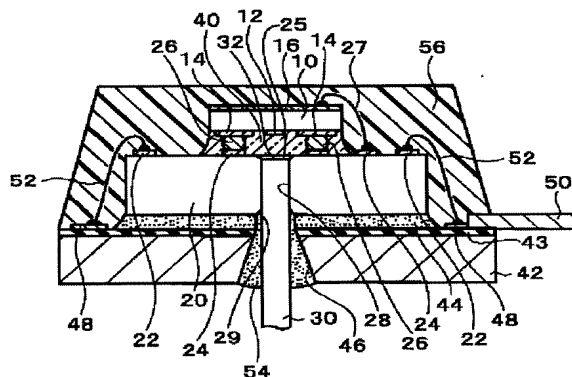
最終頁に続く

(54) 【発明の名称】 光モジュール及びその製造方法、半導体装置並びに光伝達装置

(57) 【要約】

【課題】 半導体チップとの接続が不要になる光モジュール及びその製造方法、半導体装置並びに光伝達装置を提供することにある。

【解決手段】 光モジュールは、光ファイバ30と、光学的部分12を有しており光ファイバ30との相対的位置が固定された光素子10と、光素子10に電気的に接続されている半導体チップ20と、を含み、光素子10及び半導体チップ20がパッケージ化されたものである。半導体チップ20には穴28が形成されており、光素子10は、光学的部分12を穴28に向けて半導体チップ20に搭載されており、光ファイバ30は、穴28に挿入されて半導体チップ20に取り付けられている。



【特許請求の範囲】

【請求項1】 光導波路と、
光学的部分を有してなる光素子と、
前記光素子に電氣的に接続してなる半導体チップと、
を含み、
前記光素子及び前記半導体チップがパッケージ化された
光モジュール。

【請求項2】 請求項1記載の光モジュールにおいて、
前記半導体チップには穴が形成されており、
前記光導波路は前記穴に挿入されており、
前記光素子は前記光学的部分と、挿入された前記光導波
路の一方の端面とが対向するよう配置された光モジュール。

【請求項3】 請求項2記載の光モジュールにおいて、
前記穴が貫通穴である光モジュール。

【請求項4】 請求項3記載の光モジュールにおいて、
前記貫通穴に光透過性を有する封止材が形成されてなる
光モジュール。

【請求項5】 請求項2から請求項4のいずれかに記載
の光モジュールにおいて、
前記光素子と前記半導体チップとの間にはアンダーフィ
ル材が設けられている光モジュール。

【請求項6】 請求項2から請求項5のいずれかに記載
の光モジュールにおいて、
前記半導体チップには配線パターンが形成されており、
前記光素子には、複数の電極が形成されており、
前記複数の電極の少なくとも一つは、前記配線パターン
に電氣的に接続されている光モジュール。

【請求項7】 請求項1から請求項6のいずれかに記載
の光モジュールにおいて、
前記半導体チップ及び前記光素子のうち少なくとも一方
を支持する基板をさらに含む光モジュール。

【請求項8】 請求項7記載の光モジュールにおいて、
前記基板は、前記半導体チップ及び前記光素子のうち少
なくとも一方の熱の発散を促進する光モジュール。

【請求項9】 請求項7又は請求項8記載の光モジュール
において、
前記基板に設けられて前記光素子及び前記半導体チップ
の少なくとも一方に電氣的に接続された外部端子をさら
に有する光モジュール。

【請求項10】 請求項1から請求項9のいずれかに記
載の光モジュールにおいて、
前記半導体チップ及び前記光素子が樹脂で封止されてい
る光モジュール。

【請求項11】 光学的部分が形成されてなる光素子
と、前記光素子に電氣的に接続してなる半導体チップと
を有し、前記光素子及び前記半導体チップがパッケージ
化されてなる半導体装置。

【請求項12】 請求項11記載の半導体装置におい
て、

前記光素子と前記半導体チップとが積層されて配置され
てなる半導体装置。

【請求項13】 請求項12記載の半導体装置におい
て、
前記半導体チップには穴が形成されてなり、前記光素子
は前記半導体チップの一方の面と、前記光学的部分とが
対向するよう配置され、且つ前記光素子と前記半導体
チップとが積層されて配置されてなる半導体装置。

【請求項14】 請求項11記載の半導体装置におい
て、
前記光素子と前記半導体チップとが、基板上に並んで配
置されてなる半導体装置。

【請求項15】 請求項14記載の半導体装置におい
て、
前記基板には穴が形成されてなり、前記光素子は前記半
導体チップの一方の面と、前記光学的部分とが対向する
よう配置され、且つ前記光素子が前記基板上に配置さ
れてなる半導体装置。

【請求項16】 光導波路と、
前記光導波路の一方の端面に発光部を向けて搭載された
発光素子と、
前記発光素子と電氣的に接続されて前記発光素子とパッ
ケージ化された半導体チップと、
前記光導波路の他方の端面に受光部を向けて搭載された
受光素子と、
前記受光素子と電氣的に接続されて前記受光素子とパッ
ケージ化された半導体チップと、
を含む光伝達装置。

【請求項17】 請求項16記載の光伝達装置におい
て、
前記発光素子に接続されるプラグと、
前記受光素子に接続されるプラグと、
をさらに含む光伝達装置。

【請求項18】 光導波路と、光学的部分を有する光素
子と、半導体チップと、を少なくとも有する光モジュール
の製造方法において、
前記光素子と前記半導体チップとを電氣的に接続する工
程と、
前記光導波路と前記光素子とを、相対的な位置を合わせ
て配置する工程と、
前記光素子及び前記半導体チップをパッケージ化する工
程と、
を含む光モジュールの製造方法。

【請求項19】 請求項18記載の光モジュールの製造
方法において、
前記半導体チップには配線パターンが形成されており、
前記光素子は複数の電極を有し、
前記光素子と前記半導体チップとを電氣的に接続する工
程は、前記複数の電極の少なくとも一つを前記配線パタ
ーンに接合して行う光モジュールの製造方法。

【請求項20】 請求項19記載の光モジュールの製造方法において、
前記電極と前記配線パターンとをろう材で接合し、溶融されたるろう材の表面張力によって、前記光素子と半導体チップとの位置合わせが行われる光モジュールの製造方法。

【請求項21】 請求項19又は請求項20記載の光モジュールの製造方法において、
前記半導体チップには穴が形成されており、
前記光導波路と前記光素子とを相対的な位置を合わせて配置する工程は、前記穴に前記光導波路を挿入する工程を含む光モジュールの製造方法。

【請求項22】 請求項21記載の光モジュールの製造方法において、
前記穴をレーザにより形成する光モジュールの製造方法。

【請求項23】 請求項21記載の光モジュールの製造方法において、
前記穴をエッチングにより形成する光モジュールの製造方法。

【請求項24】 請求項21記載の光モジュールの製造方法において、
前記半導体チップの前記穴が開口する領域に異方性エッチングによって凹部を形成し、レーザによって前記凹部を貫通させて、前記半導体チップに前記穴を形成する工程をさらに含む光モジュールの製造方法。

【請求項25】 請求項19から請求項24のいずれかに記載の光モジュールの製造方法において、
前記半導体チップと前記光素子との間にアンダーフィル材を充填する工程をさらに含む光モジュールの製造方法。

【請求項26】 請求項19から請求項25のいずれかに記載の光モジュールの製造方法において、
前記光素子及び前記半導体チップをパッケージ化する工程は、前記光素子及び前記半導体チップを樹脂で封止して行う光モジュールの製造方法。

【請求項27】 請求項18から請求項26のいずれかに記載の光モジュールの製造方法において、
前記半導体チップ及び前記光素子のうち少なくとも一方に基板を設ける工程をさらに含む光モジュールの製造方法。

【請求項28】 請求項27記載の光モジュールの製造方法において、
前記光素子及び前記半導体チップの少なくとも一方に電氣的に接続される外部端子を、前記基板に設ける工程をさらに含む光モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光モジュール及びその製造方法、半導体装置並びに光伝達装置に関する。

【0002】

【発明の背景】近年、情報通信が高速化・大容量化の傾向にあり、光通信の開発が進んでいる。一般に、光通信では、電気信号を光信号に変換し、光信号を光ファイバで送信し、受信した光信号を電気信号に変換する。電気信号と光信号との変換は光素子によって行われる。

【0003】例えば、特開平10-339824号公報には、V溝が形成されたブラットフォームに光ファイバを位置決めして固定して、光モジュールを構成することが記載されている。

【0004】しかしながら、従来の光モジュールは、光ファイバと光素子が一体化したものであって、この光モジュールをさらに半導体チップと電氣的に接続することが必要となっていた。

【0005】本発明は、この問題点を解決するものであり、その目的は、半導体チップとの接続が不要になる光モジュール及びその製造方法、半導体装置並びに光伝達装置を提供することにある。

【0006】

【課題を解決するための手段】(1)本発明に係る光モジュールは、光導波路と、光学的部分を有する光素子と、前記光素子に電氣的に接続してなる半導体チップと、を含み、前記光素子及び前記半導体チップがパッケージ化されたものである。

【0007】本発明によれば、光素子及び半導体チップがパッケージ化されており、光モジュールに半導体チップが内蔵されている。したがって、光モジュールと半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0008】(2)この光モジュールにおいて、前記半導体チップには穴が形成されており、前記光導波路は前記穴に挿入されており、前記光素子は前記光学的部分と、挿入された前記光導波路の一方の端面とが対向するように配置されてもよい。

【0009】これによれば、半導体チップに形成された穴によって光導波路の位置が決められるので、光素子の光学的部分と光導波路の端面との位置精度が高くなっている。

【0010】(3)この光モジュールにおいて、前記穴が貫通穴であってもよい。

【0011】(4)この光モジュールにおいて、前記貫通穴に光透過性を有する封止材が形成されてもよい。

【0012】これによれば、封止材に光導波路が当接してその位置決めが図られる。

【0013】(5)この光モジュールにおいて、前記光素子と前記半導体チップとの間にはアンダーフィル材が設けられていてもよい。

【0014】これによれば、光素子及び半導体チップを保護するとともに、両者の接続状態を安定させることができる。

【0015】(6)この光モジュールにおいて、前記半導体チップには配線パターンが形成されており、前記光素子には、複数の電極が形成されており、前記複数の電極の少なくとも一つは、前記配線パターンに電気的に接続されている。

【0016】これによれば、半導体チップに光素子を搭載するので、光モジュールを小型化することができる。また、半導体チップを構成する半導体材料には、半導体装置の製造方法を使用して、精度の高い配線パターンを形成することができる。

【0017】(7)この光モジュールにおいて、前記半導体チップ及び前記光素子のうち少なくとも一方を支持する基板をさらに含んでもよい。

【0018】(8)この光モジュールにおいて、前記基板は、前記半導体チップ及び前記光素子のうち少なくとも一方の熱の発散を促進してもよい。

【0019】(9)この光モジュールにおいて、前記基板に設けられて前記光素子及び前記半導体チップの少なくとも一方に電気的に接続された外部端子をさらに有してもよい。

【0020】(10)この光モジュールにおいて、前記半導体チップ及び前記光素子が樹脂で封止されている。

【0021】これによれば、半導体チップ及び光素子を樹脂によって保護することができる。

【0022】(11)本発明に係る半導体装置は、光学的部分が形成されてなる光素子と、前記光素子に電気的に接続してなる半導体チップとを有し、前記光素子及び前記半導体チップがパッケージ化されてなる。

【0023】本発明によれば、光素子及び半導体チップがパッケージ化されているので、光モジュールと半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0024】(12)この半導体装置において、前記光素子と前記半導体チップとが積層されて配置されてもよい。

【0025】(13)この半導体装置において、前記半導体チップには穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子と前記半導体チップとが積層されて配置されてもよい。

【0026】(14)この半導体装置において、前記光素子と前記半導体チップとが、基板上に並んで配置されてもよい。

【0027】(15)この半導体装置において、前記基板には穴が形成されてなり、前記光素子は前記半導体チップの一方の面と、前記光学的部分とが対向するように配置され、且つ前記光素子が前記基板上に配置されてもよい。

【0028】(16)本発明に係る光伝達装置は、光導

波路と、前記光導波路の一方の端面に発光部を向けて搭載された発光素子と、前記発光素子と電気的に接続されて前記発光素子とパッケージ化された半導体チップと、前記光導波路の他方の端面に受光部を向けて搭載された受光素子と、前記受光素子と電気的に接続されて前記受光素子とパッケージ化された半導体チップと、を含む。

【0029】本発明によれば、発光素子又は受光素子と、半導体チップとがパッケージ化されて半導体チップが内蔵されている。したがって、発光素子又は受光素子と半導体チップとをさらに接続することが不要になり、取り扱いが容易になっている。

【0030】(17)この光伝達装置において、前記発光素子に接続されるプラグと、前記受光素子に接続されるプラグと、をさらに含んでもよい。

【0031】(18)本発明に係る光モジュールの製造方法は、光導波路と、光学的部分を有する光素子と、半導体チップと、を少なくとも有する光モジュールの製造方法において、前記光素子と前記半導体チップとを電気的に接続する工程と、前記光導波路と前記光素子とを、相対的な位置を合わせて配置する工程と、前記光素子及び前記半導体チップをパッケージ化する工程と、を含む。

【0032】本発明によれば、光素子及び半導体チップをパッケージ化するので、得られた光モジュールを半導体チップにさらに接続する必要がなく、取り扱いが容易になる。

【0033】(19)この光モジュールの製造方法において、前記半導体チップには配線パターンが形成されており、前記光素子は複数の電極を有し、前記光素子と前記半導体チップとを電気的に接続する工程は、前記複数の電極の少なくとも一つを前記配線パターンに接合して行ってもよい。

【0034】これによれば、電極を配線パターンに接合するだけで、簡単に光素子と半導体チップとの電気的な接続を図ることができる。また、半導体チップに光素子を搭載するので、光モジュールを小型化することができる。半導体チップを構成する半導体材料には、半導体装置の製造方法を使用して、精度の高い配線パターンを容易に形成することができる。

【0035】(20)この光モジュールの製造方法において、前記電極と前記配線パターンとをろう材で接合し、溶融されろう材の表面張力によって、前記光素子と半導体チップとの位置合わせが行われてもよい。

【0036】これによれば、ろう材の表面張力によって、自動的に光素子と半導体チップとの位置合わせが行われるので、位置合わせ工程が不要になる。

【0037】(21)この光モジュールの製造方法において、前記半導体チップには穴が形成されており、前記光導波路と前記光素子とを相対的な位置を合わせて配置する工程は、前記穴に前記光導波路を挿入する工程を含

んでもよい。

【0038】これによれば、穴に光導波路を挿入することで、光導波路と半導体チップとの位置が決まる。したがって、光素子と半導体チップとの位置合わせがされていれば、光素子と光導波路との位置合わせを簡単に行うことができる。

【0039】(22)この光モジュールの製造方法において、前記穴をレーザにより形成する光モジュールの製造方法。

【0040】(23)この光モジュールの製造方法において、前記穴をエッチングにより形成する光モジュールの製造方法。

【0041】(24)この光モジュールの製造方法において、前記半導体チップの前記穴が開口する領域に異方性エッチングによって凹部を形成し、レーザによって前記凹部を貫通させて、前記半導体チップに前記穴を形成する工程をさらに含んでもよい。

【0042】異方性エッチングは、半導体装置の製造プロセスで広く行われており、精度の高い凹部の形成が可能である。また、異方性エッチングによれば、凹部は断面においてV字状をなすので、レーザによって凹部が貫通して形成された穴は、開口端部にテーパが付された形状になっている。したがって、開口端部にテーパが付された穴を簡単に形成することができる。穴のテーパは、光導波路を挿入するときのガイドとなる。

【0043】(25)この光モジュールの製造方法において、前記半導体チップと前記光素子との間にアンダーフィル材を充填する工程をさらに含んでもよい。

【0044】これによれば、アンダーフィル材によって、光素子及び半導体チップを保護することができる。とともに、両者の接続状態を安定させることができる。

【0045】(26)この光モジュールの製造方法において、前記光素子及び前記半導体チップをパッケージ化する工程は、前記光素子及び前記半導体チップを樹脂で封止して行ってもよい。

【0046】これによれば、半導体チップ及び光素子を樹脂によって保護することができる。

【0047】(27)この光モジュールの製造方法において、前記半導体チップ及び前記光素子のうち少なくとも一方に基板を設ける工程をさらに含んでもよい。

【0048】(28)この光モジュールの製造方法において、前記光素子及び前記半導体チップの少なくとも一方に電気的に接続される外部端子を、前記基板に設ける工程をさらに含んでもよい。

【0049】

【発明の実施の形態】以下、本発明の好適な実施の形態について図面を参照して説明する。

【0050】(第1の実施の形態)図1は、本発明を適用した第1の実施の形態に係る光モジュールを示す図である。光モジュールは、光素子10と、半導体チップ2

0と、光ファイバ30と、を含む。光ファイバ30は光導波路の一例である。この光モジュールは、半導体チップ20を有するので半導体装置と定義してもよい。このことは、以下の全ての実施の形態でも同じである。

【0051】光素子10は、発光素子であっても受光素子であってもよい。発光素子の一例として面発光素子、特に面発光レーザを適用することができる。面発光レーザなどの面発光素子は、基板に対して垂直方向に光を発する。光素子10は、光学的部分12を有する。光素子10が発光素子であるときは、光学的部分12は発光部であり、光素子10が受光素子であるときは、光学的部分12は受光部である。

【0052】光素子10は、光ファイバ30との相対的な位置が固定された状態となっている。詳しくは、光素子10の光学的部分12と、光ファイバ30の先端面との相対的な位置が固定されていることが好ましい。具体的には、光学的部分12が光ファイバ30の先端面を向いた状態であることが多い。また、本実施の形態では、光学的部分12は、半導体チップ20の穴28を向いている。

【0053】光素子10は、少なくとも1つ（一般的には2つ又はそれ以上）の電極を有する。例えば、光学的部分12が形成された面に、第1の電極14が設けられていてもよい。なお、複数の第1の電極14のうち、少なくとも一つがダミー電極であってもよい。ダミー電極は、第1の電極14と同じ材料で形成してもよいが、光素子10の内部には電気的に接続されていないものである。例えば、全てを直線で結んで三角形以上の多角形を描く位置に、第1の電極14を形成し、そのうちの少なくとも一つ又は複数のダミー電極であってもよい。こうすることで、光素子10を3点以上の箇所安定して支持することができる。

【0054】第1の電極14が設けられた面とは別の面に、第2の電極16が設けられていてもよい。光素子10が面発光レーザなどの半導体レーザであるときは、第1の電極14が設けられた面とは反対側の面に第2の電極16が設けられてもよい。

【0055】半導体チップ20は、光素子10を駆動するためのものである。半導体チップ20には、光素子10を駆動するための回路が内蔵されている。半導体チップ20には、内部の回路に電気的に接続された複数の電極（又はパッド）22が形成されている。電極22が形成された面に、少なくとも一つの電極22に電気的に接続した配線パターン24が形成されることが好ましい。

【0056】半導体チップ20と光素子10とは、電気的に接続されている。例えば、光素子10の第1の電極14と、半導体チップ20上に形成された配線パターン24と、を電気的に接続する。接続には、ワイヤなどを使用してもよいが、ろう材の一例であるハンダ26などによる金属接合や異方性導電材料（膜）を介して、第1

の電極14と配線パターン24とを接合してもよい。この場合、光素子10は、半導体チップ20に対してフェースダウン実装される。こうすることで、ハンダ26によって、電気的な接続を行えるのみならず、光素子10と半導体チップ20とを固定することができる。なお、第1の電極14のうち、ダミー電極となるものも、配線パターン24に接合することが好ましい。こうすることで、光素子10を安定した状態で半導体チップ20上に固定することができる。

【0057】また、光素子10の第2の電極16と、配線パターン24とが電気的に接続されている。接続には、ワイヤ27を使用したり、導電ペーストを第2の電極16から配線パターン24まで設けてもよい。

【0058】光素子10と半導体チップ20との間には、アンダーフィル材40を設けてもよい。アンダーフィル材40が光素子10の光学的部分12を覆うときには、アンダーフィル材40は透明であることが好ましい。アンダーフィル材40は、光素子10と半導体チップ20との電気的な接続部分を覆って保護するとともに、光素子10及び半導体チップ20の表面も保護する。さらに、アンダーフィル材40は、光素子10及び半導体チップ20の接合状態を保持する。

【0059】半導体チップ20には、穴（例えば貫通穴）28が形成されていてよい。穴28には光ファイバ30が挿入される。穴28は、内部の回路を避けて、電極22が形成された面からその反対側の面に至るまで形成されている。穴28には、電極22が形成された面側の開口部において光透過性の封止材25が設けられていてもよい。封止材25を設けることで穴28の一方が封止されて、光ファイバ30の先端の位置決めを図ることができる。封止材25を設ける面とは反対側の面（裏面）から穴28を形成して、封止材25を設ける面（表面）に形成されているSiO₂やSiN_xなどからなるパシベーション膜を残すことで、封止材25を設けることができる。穴28の少なくとも一方の開口端部には、テーパー29が形成されていることが好ましい。テーパー29を形成することで、穴28に光ファイバ30を挿入しやすくなる。

【0060】半導体チップ20は、基板42に取り付けられていてもよい。詳しくは、半導体チップ20は、接着剤44を介して基板42に貼り付けられていてもよい。基板42には、穴46が形成されている。穴46は、半導体チップ20の穴28と連通する位置に形成されている。半導体チップ20と基板42とを接着する接着剤44は、2つの穴28、46の連通を妨げないように、これらを塞がないように設けられる。基板42の穴46は、半導体チップ20とは反対側の方向に内径が大きくなるように、テーパーが付された形状になっている。こうすることで、光ファイバ30を挿入しやすくなる。

【0061】基板42は、樹脂、ガラス又はセラミックなどの絶縁性を有する材料から形成されてもよいが、金属などの導電性を有する材料から形成されてもよい。基板42が導電性の材料からなるときには、少なくとも半導体チップ20が取り付けられる面に、絶縁膜43を形成することが好ましい。なお、以下の実施の形態でも、基板42として同様の材料を用いることができる。

【0062】また、基板42は、高い熱伝導性を有することが好ましい。これによれば、基板42が、光素子10及び半導体チップ20の少なくとも一方の熱の発散を促進する。この場合、基板42はヒートシンク又はヒートスプレッドである。本実施の形態では、半導体チップ20が基板42に接着されているので、直接的には半導体チップ20を冷却することができる。なお、半導体チップ20と基板42とを接着する接着剤44は、熱伝導性を有することが好ましい。さらに、半導体チップ20が冷却されるので、半導体チップ20に接合された光素子10も冷却される。

【0063】基板42には、配線パターン48が設けられている。また、基板42には、外部端子50が設けられている。本実施の形態では、外部端子50はリードである。基板42に形成された配線パターン48は、例えばワイヤ52を介して、半導体チップ20の電極22、半導体チップ20上に形成された配線パターン24、光素子10の第1又は第2の電極14、16のうち、少なくとも一つと電気的に接続される。また、配線パターン48は、外部端子50と電気的に接続されてもよい。

【0064】光ファイバ30は、コアとこれを同心円状に囲むクラッドとを含むもので、コアとクラッドとの境界で光が反射されて、コア内に光が閉じこめられて伝搬するものである。また、クラッドの周囲は、ジャケットによって保護されることが多い。

【0065】光ファイバ30は、半導体チップ20の穴28に挿入されている。光素子10の光学的部分12は、半導体チップ20の穴28内を向いている。したがって、穴28に挿入された光ファイバ30は、光学的部分12に対して位置合わせされた状態となる。

【0066】光ファイバ30は、基板42の穴46にも挿通されている。穴46は、半導体チップ20の穴26に向けて徐々に内径が小さくなっており、半導体チップ20とは反対側の面では、穴46の開口の内径は、光ファイバ30よりも大きくなっている。光ファイバ30と穴46の内面との間の隙間は、樹脂などの充填材54で埋めることが好ましい。充填材54は、光ファイバ30を固定して抜け止めを図る機能も有する。

【0067】本実施の形態では、光素子10及び半導体チップ20が、樹脂56で封止されている。樹脂56は、光素子10と半導体チップ20との電気的な接続部分や、半導体チップ20と基板43に形成された配線パターン48との電気的な接続部分も封止する。

【0068】本実施の形態に係る光モジュールによれば、光素子10及び半導体チップ20がパッケージ化されている。したがって、光モジュールに、これを駆動するための回路を接続することが必ずしも必要ではないので、取り扱いが容易になっている。

【0069】本実施の形態は、上記のように構成されており、以下その製造方法について説明する。

【0070】まず、光素子10、半導体チップ20及び光ファイバ30を用意する。光素子10は、光学的部分12、第1及び第2の電極14、16を有する。半導体チップ20には、好ましくは電極22が形成された面に、配線パターン24が形成されていてもよい。また、半導体チップ20には、穴28が形成されていてもよい。半導体チップ20における配線パターン24と穴28とは、相対的に正確な位置に形成することが好ましい。

【0071】穴28の形成方法について、図2(A)～図2(C)を参照して説明する。これらの図は、半導体チップ20の穴28が形成される部分を通る端面図である。図2(A)に示すように、半導体チップ20に、凹部21を形成する。凹部21は、穴28が開口する位置に形成される。好ましくは、穴28が開口する両面に凹部21を形成する。半導体チップ20は、一般的にシリコンから構成されることが多いので、異方性エッチングを適用して、結晶面に沿って正確な断面三角形形状の凹部21を形成することができる。あるいは、断面四角形状の凹部21を形成してもよい。また、凹部21の開口の平面形状は、特に限定されないが、矩形であってもよい。凹部21の開口が矩形である場合には、一辺の長さが、光ファイバ30の直径よりも長いことが好ましい。こうすることで、凹部21の少なくとも一部をテーパ29とすることができる。

【0072】次に、図2(B)に示すように、相互に反対側に位置する一対の凹部21間で半導体チップ20を貫通させる。例えば、レーザを使用することができる。すなわち、一方の凹部21内にレーザ光を照射して、半導体チップ20を貫通させることができる。さらに、一対の凹部21間で貫通した穴に対して、エッチングを施して穴径を大きくして、図2(C)に示すように穴28を形成する。なお、穴28の開口部に、凹部21の少なくとも一部を残すことが好ましい。こうすることで、凹部21の少なくとも一部をテーパ29とすることができる。

【0073】あるいは、穴28の形成に光励起電解研磨法(Optical Excitation Electropolishing Method)を適用してもよい。

【0074】本実施の形態は、光素子10と半導体チップ20とを電気的に接続する工程を含む。例えば、光素子10の第1の電極14と、半導体チップ20に形成された配線パターン24とを接合する。あるいは、第1の

電極14と、半導体チップ20に形成された電極22とを接合する。

【0075】接合の手段として、ハンダ26を使用すればセルフアライメント効果が得られる。すなわち、第1の電極14と、配線パターン24又は電極22との間に、溶融したハンダ26を介在させると、溶融したハンダ26の表面張力によって光素子10の位置合わせが自動的に行われる。配線パターン24には、ハンダ26を設けるためのランド部を形成しておくことが好ましい。セルフアライメント効果によって光素子10の位置合わせが行われるので、光素子10の光学的部分12を、半導体チップ20の穴28に自動的に向けることができる。

【0076】また、光素子10の第2の電極16と、半導体チップ20に形成された配線パターン24と、を電気的に接続する。接続にはワイヤ27を使用することができる。

【0077】本実施の形態は、光素子10及び半導体チップ20のうちの少なくとも一方を基板42に取り付ける工程を含む。例えば、接着剤44を使用して、半導体チップ20を基板42に貼り付ける。半導体チップ20に穴28が形成されているときには、基板42の穴46を、半導体チップ20の穴28と連通させる。

【0078】本実施の形態は、基板42に外部端子50を設ける工程を含む。本実施の形態では、外部端子50としてのリードを基板42に設けるとともに、配線パターン48と電気的に接続する。外部端子50は、配線パターン48を介して、光素子10及び半導体チップ20の少なくとも一方に電気的に接続される。

【0079】本実施の形態は、光素子10と光ファイバ30とを、相対的な位置を合わせて配置する工程を含む。例えば、半導体チップ20に形成された穴28に光ファイバ30を挿入する。なお、穴28の開口端部にテーパ29を形成すれば、光ファイバ30を挿入しやすい。また、基板42の穴46も、光ファイバ30を挿通する側の面に向けて拡がる形状になっていれば、光ファイバ30を挿入しやすい。

【0080】光ファイバ30を穴28に挿入するだけで、光ファイバ30と半導体チップ20との位置合わせを行うことができる。半導体チップ20と光素子10とが正確に位置合わせされていれば、光ファイバ30と光素子10との相対的な位置合わせを行うことができる。すなわち、穴28に光ファイバ30を挿入するだけで、光ファイバ30と光素子10との相対的な位置合わせを行うことができる。

【0081】本実施の形態は、光ファイバ30の抜け止めを図る工程を含んでもよい。例えば、基板42の穴46を通して、光ファイバ30を半導体チップ20の穴28に挿入し、基板42の穴46に充填材54を充填してもよい。充填材54が硬化すれば、光ファイバ30を基

板42に固定するので、光ファイバ30の半導体チップ20の穴28からの抜け止めが図られる。

【0082】本実施の形態は、光素子10及び半導体チップ20をパッケージ化する工程を含んでもよい。例えば、光素子10と半導体チップ20との間にアンダーフィル材40を充填する。これによって、光素子10及び半導体チップ20の表面が保護され、両者間の電気的な接続部分が保護され、両者の結合状態が保持される。

【0083】さらに、光素子10及び半導体チップ20の露出面、両者の電気的な接続部分、光素子10及び半導体チップ20の少なくとも一方と基板42に形成された配線パターン48との電気的な接続部分などを、樹脂56などで封止することが好ましい。以上の工程によって、光素子10及び半導体チップ20がパッケージ化された光モジュールを得ることができる。

【0084】本発明は、上記実施の形態に限定されるものではなく、次に述べるように種々の変形が可能である。

【0085】(第2の実施の形態)図3は、本発明を適用した第2の実施の形態に係る光モジュールを示す図である。この光モジュールは、外部端子60の構造において第1の実施の形態と異なる。すなわち、外部端子60は、基板62の面に設けられている。例えば、基板62の一方の面に配線パターン64が形成され、スルーホール66を介して電気的に接続された外部端子60が、基板62の他方の面に形成されている。外部端子60は、例えばハンダボールでもよい。これによれば、光モジュールを面実装することができる。本実施の形態に係る光モジュールも、樹脂68などによってパッケージ化が図られている。

【0086】本実施の形態には、上記以外の点で、第1の実施の形態で説明した内容が適用されるので、詳しい説明を省略する。

【0087】(第3の実施の形態)図4は、本発明を適用した第3の実施の形態に係る光モジュールを示す図である。この光モジュールは、リードフレーム70を有し、リードフレーム70の先端部(アウターリード)が外部端子72である。

【0088】リードフレーム70は、基板74に接着されている。半導体装置用のリードフレーム70を使用したときには、リードフレーム70のダイパッド71に基板74が接着される。接着には、図示しない接着剤を使用することができる。基板74は、樹脂などで形成されていてもよいし、シリコンやガラスから形成してもよい。基板74には、配線パターン76が形成されている。特に、基板74がシリコンから形成されているときには、半導体装置の製造プロセスを適用して、精密な配線パターン76を形成することができる。

【0089】本実施の形態では、基板74に光素子78及び半導体チップ80が搭載されている。また、光素子

78及び半導体チップ80は、フェースダウンボンディングによって、基板74の配線パターン76に接合されている。配線パターン76は、ワイヤ75などによってリードフレーム70に電気的に接続されている。また、ワイヤ77などによって、配線パターン76と、光素子78及び半導体チップ80の少なくとも一方と、が電気的に接続されてもよい。

【0090】光ファイバ82は、基板74に形成された穴84によって、位置決めがされる。また、リードフレーム70における基板74に接着される部分には、光ファイバ82を避ける穴を形成しておくことが好ましい。

【0091】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂86などによってパッケージ化が図られている。

【0092】なお、本発明の「半導体チップ」の代わりに、半導体を使用しないで形成された回路を内蔵するチップを適用しても、本発明と同じ作用効果を達成することができる。

【0093】(第4の実施の形態)図5は、本発明を適用した実施の形態に係る光伝達装置を示す図である。光伝達装置90は、コンピュータ、ディスプレイ、記憶装置、プリンタ等の電子機器92を相互に接続するものである。電子機器92は、情報通信機器であってもよい。光伝達装置90は、ケーブル94の両端にプラグ96が設けられたものであってもよい。ケーブル94は、1つ又は複数(少なくとも一つ)の光ファイバ30(図1参照)を含む。プラグ96は、半導体チップ20を内蔵する。光ファイバ30と、光素子10又は半導体チップ20との取り付け状態は、上述した通りである。

【0094】光ファイバ30の一方の端部に接続される光素子20は、発光素子である。一方の電子機器92から出力された電気信号は、発光素子である光素子20によって光信号に変換される。光信号は光ファイバ30を伝わり、他方の光素子20に入力される。この光素子20は、受光素子であり、入力された光信号が電気信号に変換される。電気信号は、他方の電子機器92に入力される。こうして、本実施の形態に係る光伝達装置90によれば、光信号によって、電子機器92の情報伝達を行うことができる。

【0095】(第5の実施の形態)図6は、本発明を適用した実施の形態に係る光伝達装置の使用形態を示す図である。光伝達装置90は、電子機器100間を接続する。電子機器100として、液晶表示モニター又はデジタル対応のCRT(金融、通信販売、医療、教育の分野で使用されることがある。)、液晶プロジェクタ、プラズマディスプレイパネル(PDP)、デジタルTV、小売店のレジ(POS(Point of Sale Scanning)用)、ビデオ、チューナー、ゲーム装置、プリンター等が挙げられる。

【0096】(第6の実施の形態)図7は、本発明を適用した実施の形態に係る光モジュールを示す図である。この光モジュールは、半導体チップ110と、複数の光素子10と、複数の光ファイバ30と、を含む。半導体チップ110には、複数の穴112が形成されており、各穴112に各光ファイバ30が挿入されている。各光ファイバ30は各光素子10に対応して設けられている。図7に示す例は、4つの光素子10を有する光モジュールであり、これをカラー画像信号の伝送に使用するときには、光素子10及び光ファイバ30は、R、G、Bの信号及びクロック信号の送受信に使用される。

【0097】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂などによってパッケージ化することができる。

【0098】(第7の実施の形態)図8は、本発明を適用した実施の形態に係る光モジュールを示す図である。この光モジュールは、光素子210、半導体チップ220及び光ファイバ30を有する。光素子210には、光ファイバ30の先端部が光学的部分212に接触しないように、ストッパ214が設けられている。ストッパ214は、光素子210における光学的部分212が設けられた面であって、光ファイバ30の先端部の範囲内に対応する位置に設けられている。ストッパ214が、光学的部分212よりも高く形成されることで、光学的部分212に光ファイバ30の先端部が接触することを防止できる。

【0099】半導体チップ220には、光ファイバ30を挿通するための穴222が形成されている。穴222は、開口端部と、開口端部よりも径の大きい中間部と、を有する形状をなしている。開口端部と中間部とは、テーパー部によって接続されている。

【0100】このような穴222は、次のようにして形成することができる。まず、穴222を形成する領域において開口するようパターニングされた層を半導体チップ220に形成する。この層は、レジストであってもよいし、酸化膜であってもよいし、化学気相堆積(CVD)を適用して形成した膜であってもよい。そして、レジスト等の層の開口部(半導体チップ220の表面)をエッチングする。エッチングにはドライエッチングを適用することが好ましい。ドライエッチングは、反応性イオンエッチング(RIE)であってもよい。また、エッチングとしてウェットエッチングを適用してもよい。こうして、半導体チップ220の表面に、窪み(貫通しない穴)を形成する。

【0101】そして、半導体チップ220の窪みが形成された部分に、レーザ(例えばYAGレーザやCO₂レーザ)等を使用して、小孔を形成する。レーザビームは、窪みで位置を認識して照射することができる。レーザビームを、半導体チップ220の一方の面からのみ照

射して小孔を形成してもよいし、半導体チップ220の両面から(順番にあるいは同時に)レーザビームを照射してもよい。両面からレーザビームを照射すれば、半導体チップ220に与える影響が少ない。なお、両面からレーザビームを照射するときには、半導体チップ220の両面に窪みを形成しておくことが好ましい。

【0102】次に、小孔を拡大させて穴222を形成する。例えば、ウェットエッチングを適用して、小孔の内壁面をエッチングしてもよい。エッチング液として、例えば、沸酸と沸化アンモニウムを混合した水溶液(バッファード沸酸)を用いてもよい。そして、レジスト等の層を必要であれば除去する。

【0103】なお、穴222を形成してから半導体チップ220の素子を形成してもよいが、穴222があることで素子の形成が難しい場合には、素子の形成を先に行う。

【0104】その他の構成については、第1の実施の形態で説明した内容を適用することができる。本実施の形態に係る光モジュールも、樹脂などによってパッケージ化することができる。なお、光ファイバ30を固定する充填材54は、穴222の内部にも充填することが好ましい。

【0105】上述した実施の形態では、光導波路として光ファイバを用いたが、シート状やテープ状の光導波路を用いてもよい。光導波路は、ポリイミド樹脂で形成してもよい。

【図面の簡単な説明】

【図1】図1は、本発明を適用した第1の実施の形態に係る光モジュールを示す図である。

【図2】図2(A)～図2(C)は、半導体チップに穴を形成する方法を示す図である。

【図3】図3は、本発明を適用した第2の実施の形態に係る光モジュールを示す図である。

【図4】図4は、本発明を適用した第3の実施の形態に係る光モジュールを示す図である。

【図5】図5は、本発明を適用した第4の実施の形態に係る光伝達装置を示す図である。

【図6】図6は、本発明を適用した第5の実施の形態に係る光伝達装置の使用形態を示す図である。

【図7】図7は、本発明を適用した第6の実施の形態に係る光モジュールを示す図である。

【図8】図8は、本発明を適用した第7の実施の形態に係る光モジュールを示す図である。

【符号の説明】

- 10 光素子
- 12 光学的部分
- 20 半導体チップ
- 21 凹部
- 24 配線パターン
- 26 ハンダ

17

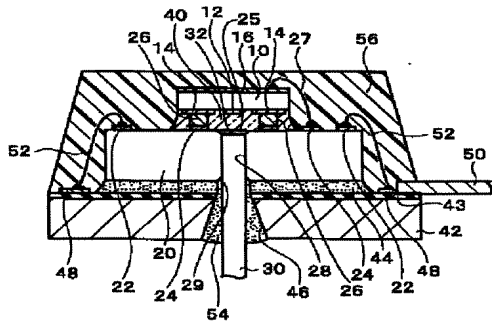
18

28 穴
30 光ファイバ
32 先端面
40 アンダーフィル材

* 42 基板
50 外部端子
56 樹脂

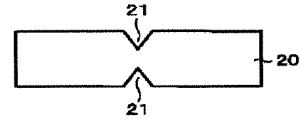
*

【図1】

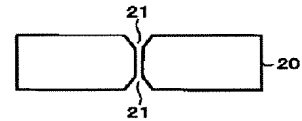


【図2】

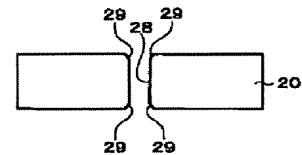
(A)



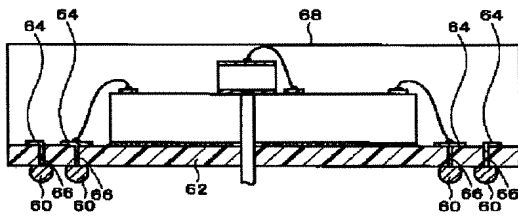
(B)



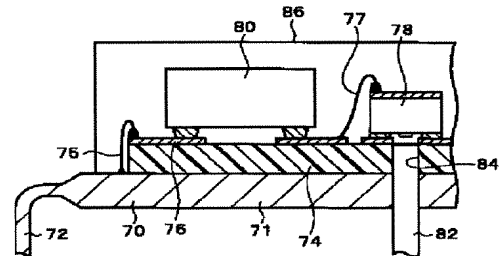
(C)



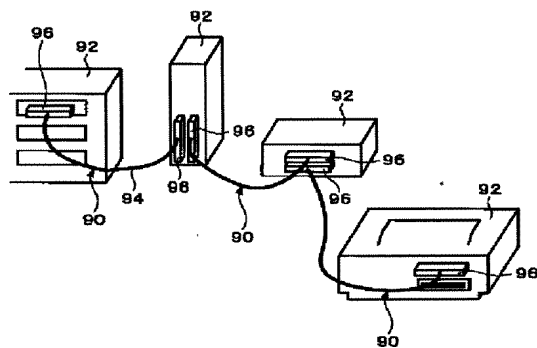
【図3】



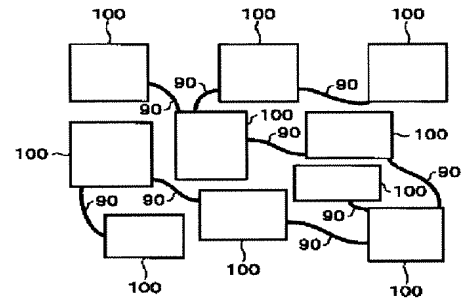
【図4】



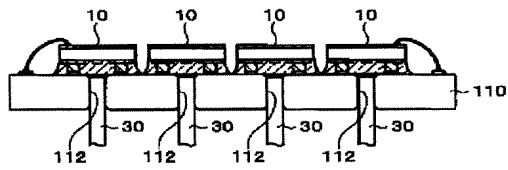
【図5】



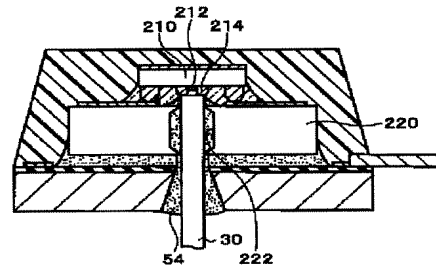
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 村田 昭浩
長野県諏訪市大和3丁目3番5号 セイコ
ーエブソン株式会社内

Fターム(参考) 2H037 AA01 BA02 BA05 BA11 BA14
DA03 DA04 DA06 DA11 DA36
5F073 AB16 AB28 BA01 CB23 DA22
DA25 FA06 FA07 FA11 FA23
FA29 GA02
5F088 BA18 BB01 CB14 CB20 EA06
JA06 JA10 JA14